

Jerzy Hawrylak

# Języki programowania sterowników PLC: LAD, FBD, SCL, STL

ĆWICZENIA DLA POCZĄTKUJĄCYCH



Helion 

Wszelkie prawa zastrzeżone. Nieautoryzowane rozpowszechnianie całości lub fragmentu niniejszej publikacji w jakiegokolwiek postaci jest zabronione. Wykonywanie kopii metodą kserograficzną, fotograficzną, a także kopiowanie książki na nośniku filmowym, magnetycznym lub innym powoduje naruszenie praw autorskich niniejszej publikacji.

Wszystkie znaki występujące w tekście są zastrzeżonymi znakami firmowymi bądź towarowymi ich właścicieli.

Autor oraz wydawca dołożyli wszelkich starań, by zawarte w tej książce informacje były kompletne i rzetelne. Nie biorą jednak żadnej odpowiedzialności ani za ich wykorzystanie, ani za związane z tym ewentualne naruszenie praw patentowych lub autorskich. Autor oraz wydawca nie ponoszą również żadnej odpowiedzialności za ewentualne szkody wynikłe z wykorzystania informacji zawartych w książce.

Redaktor prowadzący: Małgorzata Kulik

Projekt okładki: Studio Gravite/Olsztyn  
Obarek, Pokoński, Pazdrijowski, Zaprucki

Materiały graficzne na okładce zostały wykorzystane za zgodą Shutterstock.

Helion S.A.  
ul. Kościuszki 1c, 44-100 Gliwice  
tel. 32 230 98 63  
e-mail: [helion@helion.pl](mailto:helion@helion.pl)  
WWW: <https://helion.pl> (księgarnia internetowa, katalog książek)

Drogi Czytelniku!  
Jeżeli chcesz ocenić tę książkę, zajrzyj pod adres  
<https://helion.pl/user/opinie/jeprcp>  
Możesz tam wpisać swoje uwagi, spostrzeżenia, recenzję.

Kody źródłowe wybranych przykładów dostępne są pod adresem:  
<ftp://ftp.helion.pl/przyklady/jeprcp.zip>

ISBN: 978-83-289-0816-1

Copyright © Helion S.A. 2024

Printed in Poland.

- [Kup książkę](#)
- [Poleć książkę](#)
- [Oceń książkę](#)

- [Księgarnia internetowa](#)
- [Lubię to! » Nasza społeczność](#)

# Spis treści

---

	<b>Wstęp</b> .....	<b>5</b>
<b>Rozdział 1.</b>	<b>Norma PN-EN 61131-3:2004</b> .....	<b>7</b>
<b>Rozdział 2.</b>	<b>Adresowanie wejść/wyjść w sterowniku PLC SIMATIC S7-1200</b> .....	<b>9</b>
<b>Rozdział 3.</b>	<b>Budowa sterownika PLC SIMATIC S7-1200. Podłączenie wejść i wyjść</b> .....	<b>11</b>
<b>Rozdział 4.</b>	<b>Język FBD (Function Block Diagram) — instrukcje w TIA PORTAL</b> .....	<b>13</b>
	4.1. Funkcje logiczne w języku FBD .....	13
	4.2. Prawa De Morgana .....	14
	4.3. Bloki wyjściowe w języku FBD .....	15
	4.4. Instrukcje detekcji zbocza sygnału w języku FBD .....	15
	4.5. Funkcje pamięci w języku FBD — przerzutniki RS i SR .....	16
	4.6. Funkcje czasowe — timery w języku FBD .....	17
	4.7. Liczniki (COUNTERS) w języku FBD .....	20
	4.8. Zasady tworzenia programu w języku FBD (Function Block Diagram) .....	24
<b>Rozdział 5.</b>	<b>Język LAD (Ladder Diagram) — instrukcje w TIA PORTAL</b> .....	<b>25</b>
	5.1. Elementy języka LAD .....	25
	5.2. Funkcje logiczne w języku LAD .....	27
	5.3. Zasady tworzenia programu w języku LAD (Ladder Diagram) .....	29
<b>Rozdział 6.</b>	<b>Język SCL (Structured Control Language) — instrukcje w TIA PORTAL</b> .....	<b>31</b>
	6.1. Zasady tworzenia programu w języku SCL .....	31
	6.2. Przykłady prostych programów w języku SCL oraz ich odpowiedników w LAD .....	34
<b>Rozdział 7.</b>	<b>Język STL (Statement list) — instrukcje w TIA PORTAL</b> .....	<b>47</b>
	7.1. Zasady tworzenia programu w języku STL (Statement list) .....	47
	7.2. Przykłady prostych programów w języku STL oraz ich odpowiedników w LAD dla sterownika SIMATIC S7-1500 .....	50
<b>Rozdział 8.</b>	<b>Przykłady programów dla sterownika PLC SIMATIC S7-1200 w językach LAD i FBD</b> .....	<b>65</b>

<b>Bibliografia .....</b>	<b>128</b>
Publikacje książkowe i normy .....	128
Strony internetowe .....	128
Oprogramowanie .....	128

## Rozdział 4.

# Język FBD (Function Block Diagram) — instrukcje w TIA PORTAL

---

### 4.1. Funkcje logiczne w języku FBD

---

Funkcja logiczna AND (iloczyn logiczny, koniunkcja)

Tablica stanów

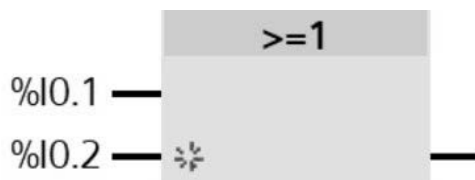
%I0.1	%I0.2	%Q0.1
0	0	0
0	1	0
1	0	0
1	1	1



Funkcja logiczna OR (suma logiczna, alternatywa)

Tablica stanów

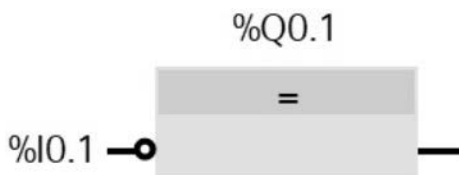
%I0.1	%I0.2	%Q0.1
0	0	0
0	1	1
1	0	1
1	1	1



Funkcja logiczna NOT (negacja)

Tablica stanów

%I0.1	%Q0.1
0	1
1	0



Funkcja logiczna NAND (negacja iloczynu)

Tablica stanów

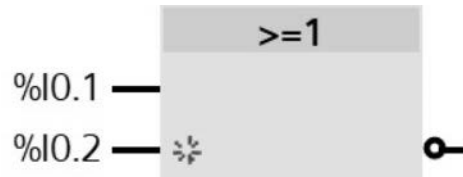
%I0.1	%I0.2	%Q0.1
0	0	1
0	1	1
1	0	1
1	1	0



Funkcja logiczna NOR (negacja sumy)

Tablica stanów

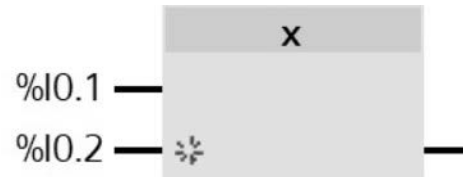
%I0.1	%I0.2	%Q0.1
0	0	1
0	1	0
1	0	0
1	1	0



Funkcja logiczna XOR (alternatywa rozłączna)

Tablica stanów

%I0.1	%I0.2	%Q0.1
0	0	0
0	1	1
1	0	1
1	1	0



## 4.2. Prawa De Morgana

---

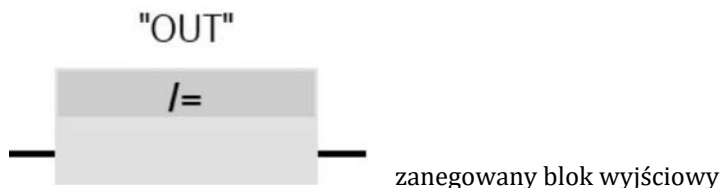
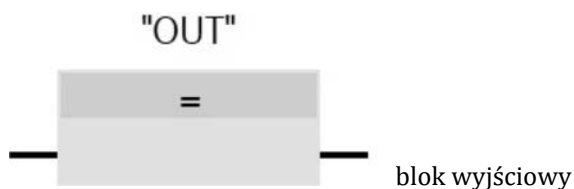
$$\overline{a + b} = \overline{a} * \overline{b}$$

NEGACJA ALTERNATYWY JEST KONIUNKCJĄ NEGACJI ZMIENNYCH

$$\overline{a * b} = \overline{a} + \overline{b}$$

NEGACJA KONIUNKCJI JEST ALTERNATYWĄ NEGACJI ZMIENNYCH

### 4.3. Bloki wyjściowe w języku FBD

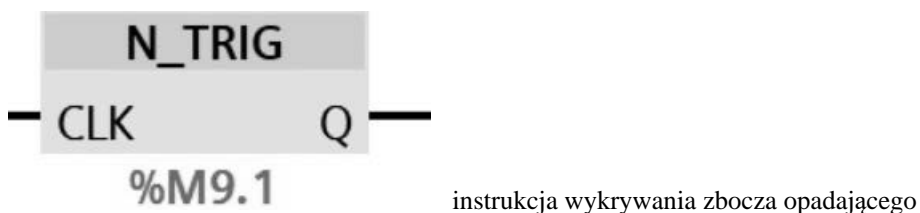
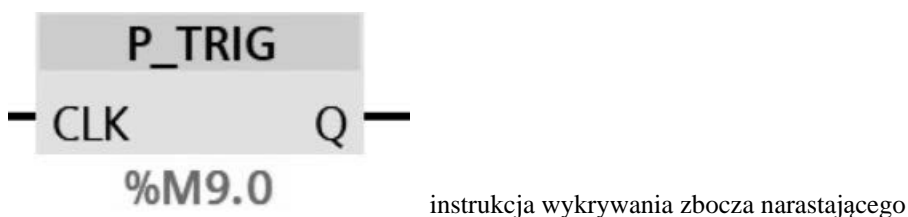


### 4.4. Instrukcje detekcji zbocza sygnału w języku FBD



Zbocze narastające występuje przy zmianie wartości zmiennej logicznej z 0 na 1.

Zbocze opadające występuje przy zmianie wartości zmiennej logicznej z 1 na 0.



## 4.5. Funkcje pamięci w języku FBD — przerzutniki RS i SR

---

### Przerzutnik RS z dominacją ustawiania — SET

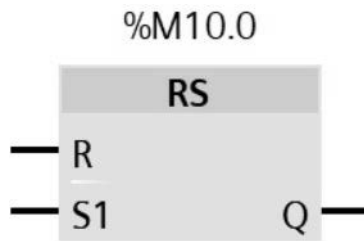
R — RESET (KASOWANIE)

S — SET (USTAWIANIE)

Tablica stanów

x -stan poprzedni

S	R	Q
0	0	x
0	1	0
1	0	1
1	1	1



### Przerzutnik SR z dominacją kasowania — RESET

R — RESET (KASOWANIE)

S — SET (USTAWIANIE)

Tablica stanów

x -stan poprzedni

S	R	Q
0	0	x
0	1	0
1	0	1
1	1	0





## 4.6. Funkcje czasowe — timery w języku FBD

### Oznaczenia w funkcjach czasowych

**IN** — wejście wyzwalające odmierzenie czasu

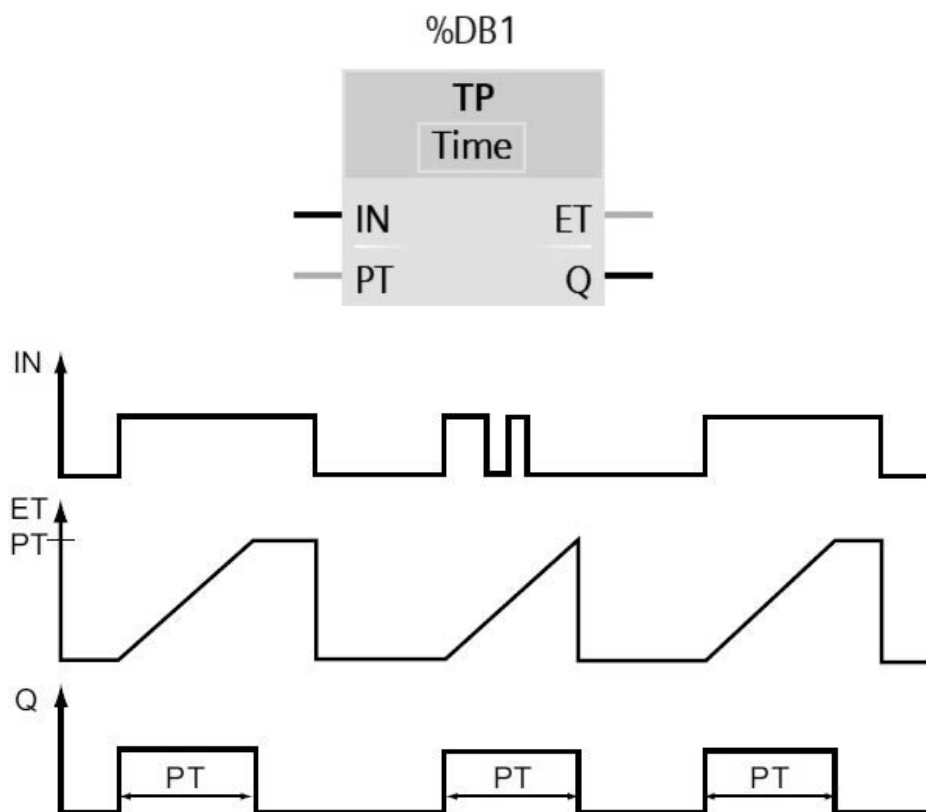
**R** — RESET — wejście kasujące

**PT** — PRESET TIME — ustawienie nastawy czasu

**Q** — wyjście binarne

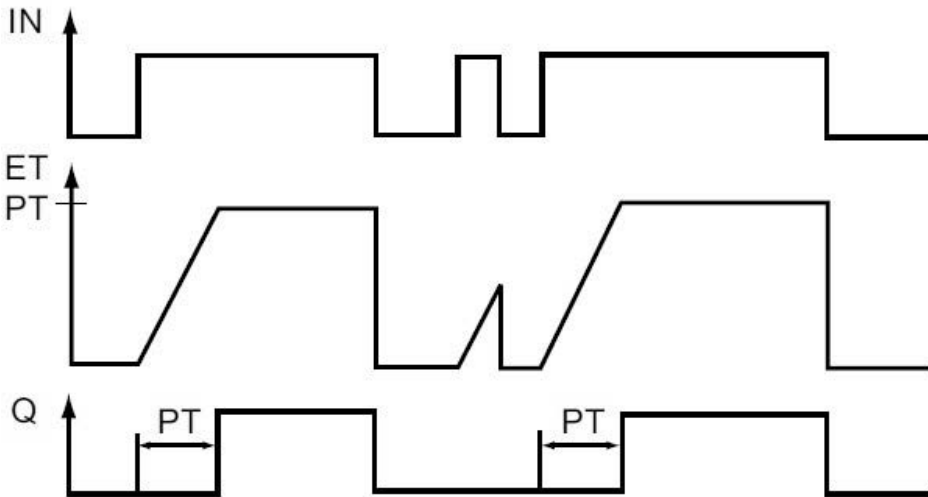
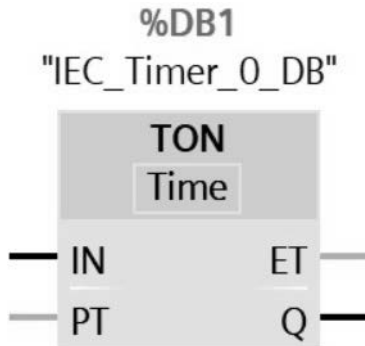
**ET** — ELAPSED TIME — wyjście upływającego czasu

**TP** — **PULSE TIMER** — generuje impuls o ustalonym czasie trwania[2]



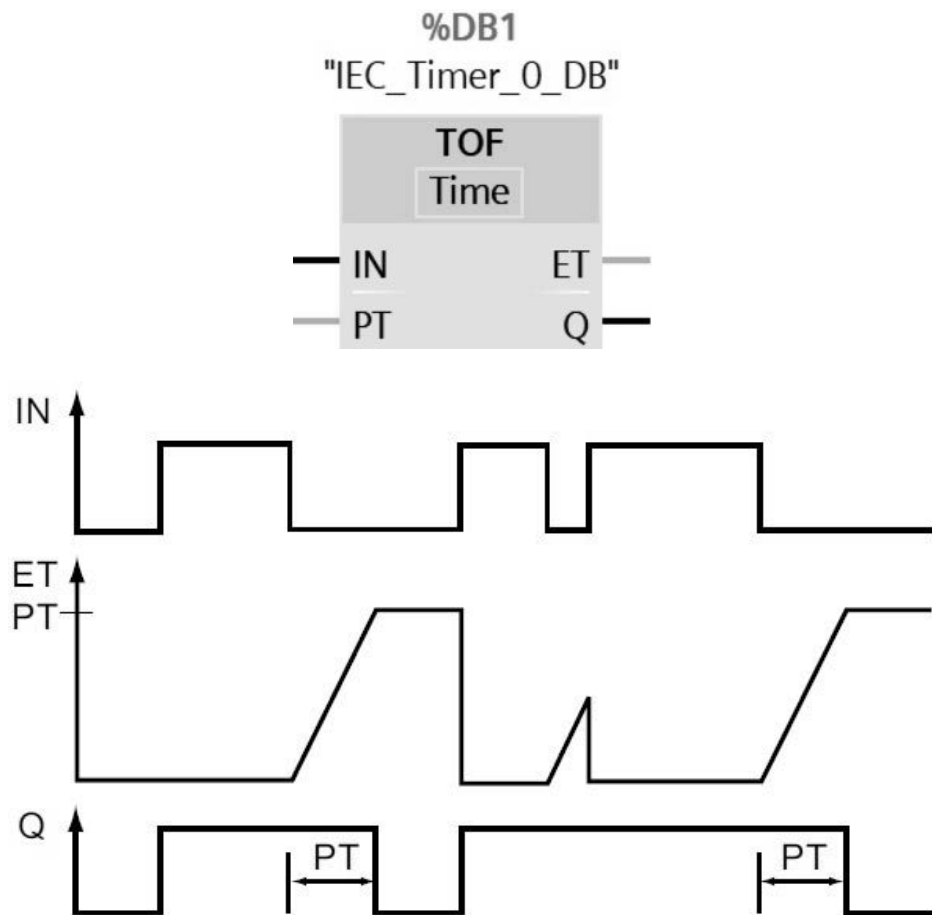
**RYСУNEK 4.1.** Przebieg czasowy timera TP[2]

**TON — ON-DELAY TIMER** — ustawia stan swojego wyjścia Q na ON (WŁĄCZONY) po upływie zadanego czasu opóźnienia[2]



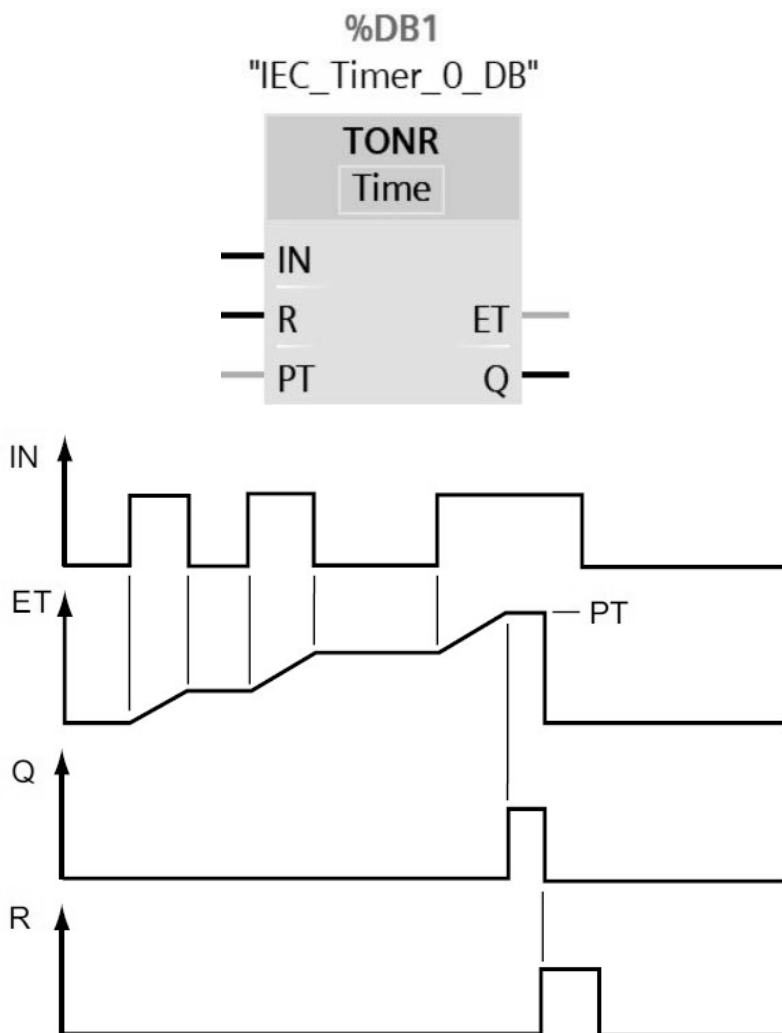
**RYSUNEK 4.2.** Przebieg czasowy timera TON[2]

**TOF — OFF-DELAY TIMER** — kasuje stan swojego wyjścia Q na OFF (WYŁĄCZONY) po upływie zadanego czasu opóźnienia[2]



**RYSUNEK 4.3.** Przebieg czasowy timera TOF[2]

**TONR — OFF-DELAY RETENTIVE TIMER** — ustawia stan swojego wyjścia Q na ON (WŁĄCZONY) po upływie zadanego czasu opóźnienia. Upływający czas jest naliczany przez wiele okresów, aż zostanie wyzerowany za pomocą wejścia R — RESET[2]



RYSUNEK 4.4. Przebieg czasowy timera TONR[2]

## 4.7. Liczniki (COUNTERS) w języku FBD

**Oznaczenia w licznikach:**

**CU — COUNT UP** — wejście zliczania w górę

**CD — COUNT DOWN** — wejście zliczania w dół

**R** — **RESET** — wejście kasujące

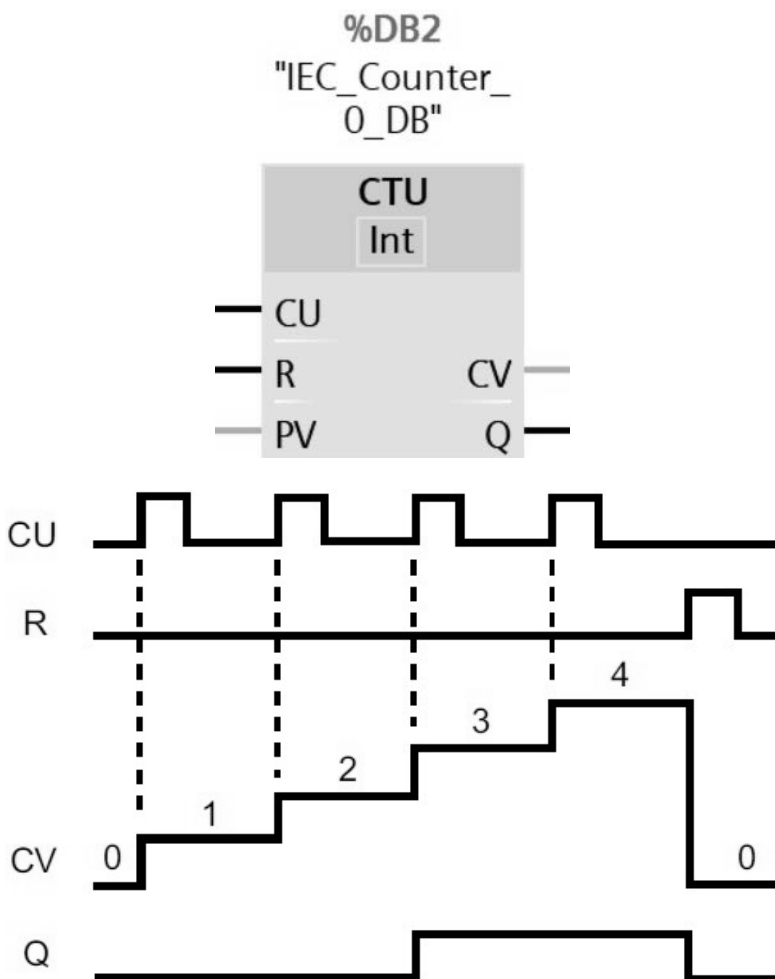
**LD** — **LOAD** — wejście ustawienia

**PV** — **PRESET VALUE** — ustawienie wartości zliczeń

**CV** — **CURRENT COUNT VALUE** — bieżąca wartość zliczeń

**Q** — wyjście binarne

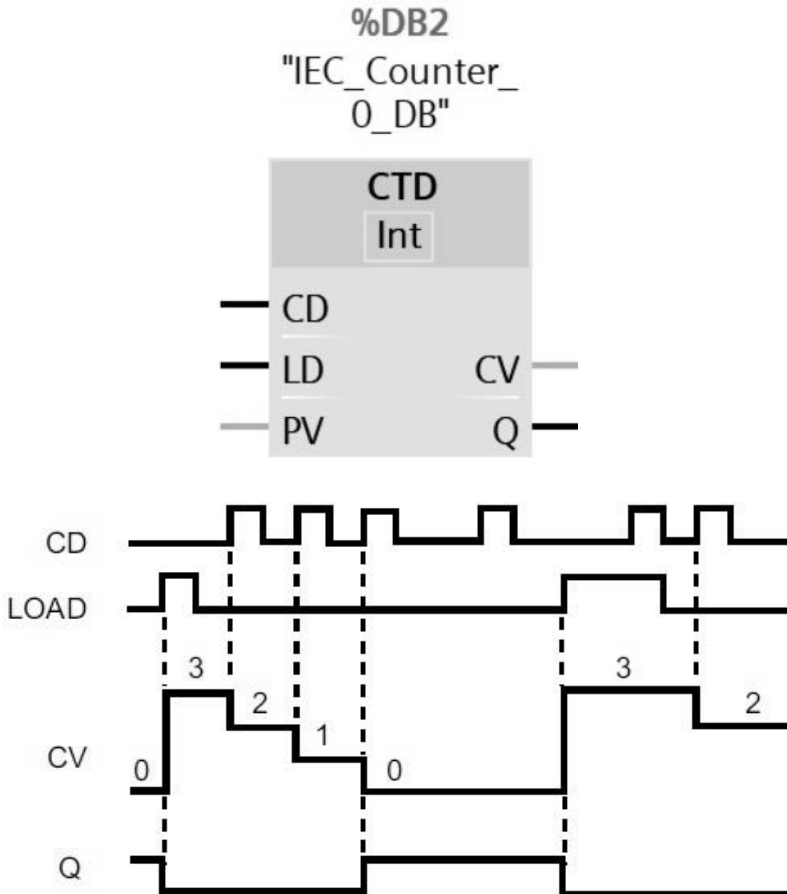
**CTU** — licznik zliczający w górę



**RYSUNEK 4.5.** Cykl pracy licznika CTU — zliczającego w górę[2]

Licznik zliczający w górę o wartość 1, gdy wartość parametru wejściowego CU zmienia się z 0 na 1. Jeśli wartość parametru CV jest większa lub równa wartości parametru PV, to parametr wyjściowy licznika Q = 1. Jeśli wartość parametru R (RESET— KASOWANIE) zmienia się z 0 na 1, to bieżąca wartość zliczeń zostaje skasowana do 0[2].

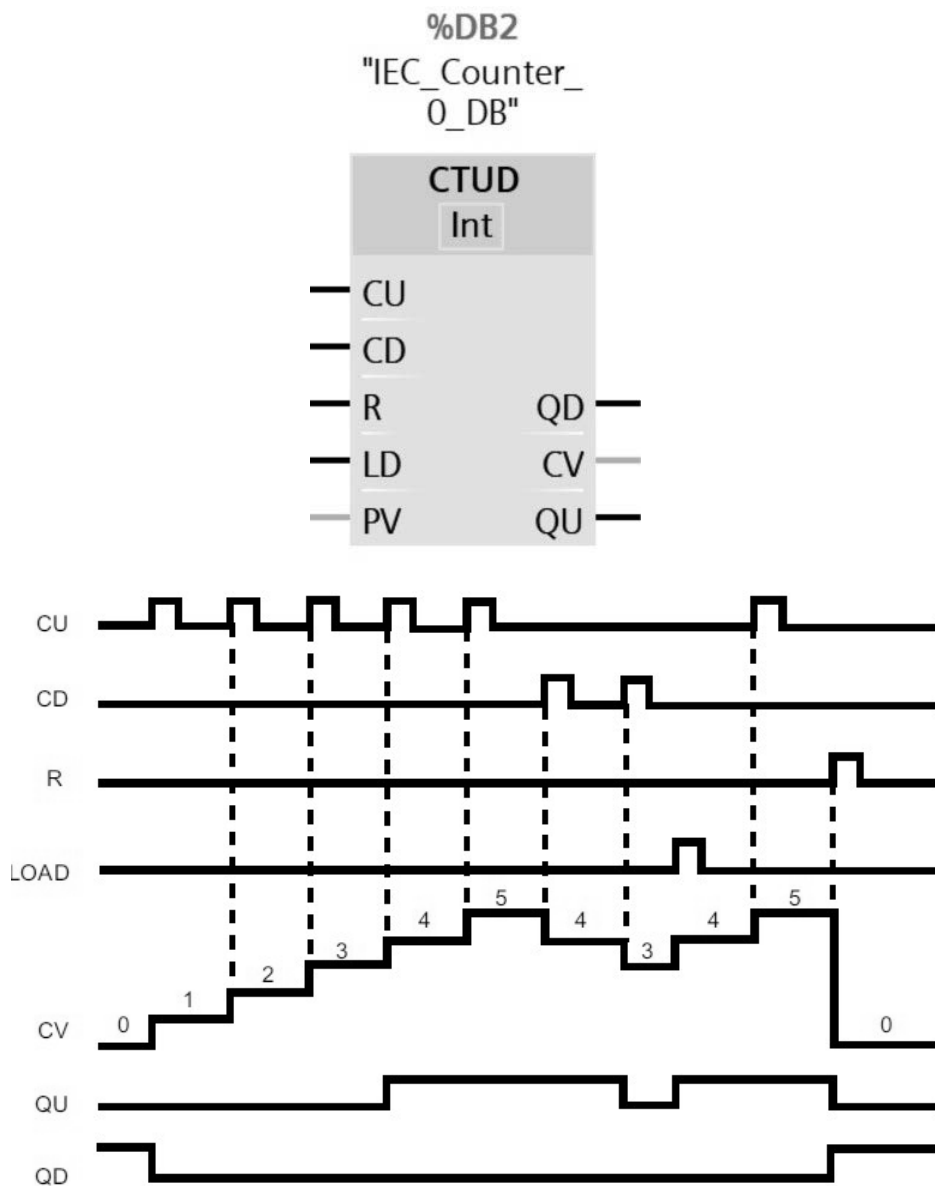
**CTD** — licznik zliczający w dół



**RYSunEK 4.6.** Cykl pracy licznika CTD — zliczającego w dół[2]

Licznik zlicza w dół o wartość 1, gdy wartość parametru wejściowego CD zmienia się z 0 na 1. Jeśli wartość parametru CV jest mniejsza lub równa 0, to parametr wyjściowy licznika Q = 1. Jeśli wartość parametru LOAD zmienia się z 0 na 1, to wartość parametru PV jest wpisywana do licznika jako nowa wartość CV[2].

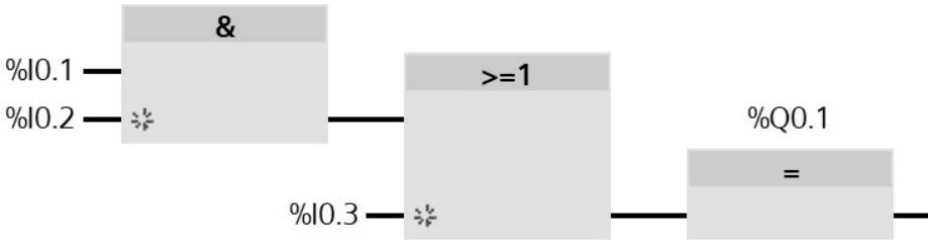
**CTUD** — licznik zliczający w górę i w dół



**RYSUNEK 4.7.** Cykl pracy licznika CTUD — zliczającego w górę i w dół[2]

Licznik zlicza w górę lub w dół o wartość 1, gdy wartość parametru wejściowego CU lub CD zmienia się z 0 na 1. Jeśli wartość parametru CV jest równa lub większa od wartości parametru PV, to parametr wyjściowy licznika QU = 1. Jeśli wartość parametru CV jest mniejsza lub równa 0, to parametr wyjściowy licznika QD = 1. Jeśli wartość parametru LOAD zmienia się z 0 na 1, to wartość parametru PV jest wpisywana do licznika jako nowa wartość CV. Jeśli wartość parametru R (RESET — KASOWANIE) zmienia się z 0 na 1, to bieżąca wartość zliczeń zostaje skasowana do 0[2].

## 4.8. Zasady tworzenia programu w języku FBD (Function Block Diagram)



Program składa się z bramek logicznych, funkcji i bloków funkcjonalnych.

Zbiór połączonych bramek logicznych, funkcji i bloków funkcjonalnych nazywa się schematem blokowym, obwodem lub siecią (network).

Działania arytmetyczne i inne złożone funkcje mogą być reprezentowane bezpośrednio razem z symbolami logicznymi.

Kolejność wykonywania poszczególnych instrukcji to z góry na dół i z lewej do prawej strony obwodu.

W schemacie blokowym mogą występować sprzężenia zwrotne; gdy wyjście jest wprowadzane na wejście bloku je poprzedzającego.





# PROGRAM PARTNERSKI

— GRUPY HELION —

- 
1. ZAREJESTRUJ SIĘ
  2. PREZENTUJ KSIĄŻKI
  3. ZBIERAJ PROWIZJĘ

Zmień swoją stronę WWW w działający bankomat!

**Dowiedz się więcej i dołącz już dzisiaj!**

<http://program-partnerski.helion.pl>

GRUPA  
**Helion**

# Języki programowania sterowników PLC: LAD, FBD, SCL, STL

**Sterownik PLC** (ang. *programmable logic controller*) to jedno z najważniejszych urządzeń stosowanych w automatyce przemysłowej. Zawiera układ mikroprocesorowy pozwalający sterować pracą maszyn, linii produkcyjnych, oświetlenia i innych urządzeń elektrycznych w przemyśle, ale nie tylko. Tego typu sterowniki kierują również pracą sygnalizacji świetlnej, wind, systemów inteligentnego domu. W obecnym świecie są niezbędne do naszego codziennego funkcjonowania.

**Sterowniki PLC operują** w zamkniętej pętli programowej, wykonując zapętłony ciąg rozkazów. By tak się stało, wcześniej muszą zostać zaprogramowane. Instrukcje dla sterowników PLC pisze się najczęściej w językach LAD lub FBD, czasem także w SCL i STL. Ten podręcznik, przeznaczony przede wszystkim dla adeptów mechatroniki i automatyki, uczy tego, opierając się na prostych praktycznych przykładach, ułatwiających zrozumienie zagadnień teoretycznych.

**Programy w językach LAD, FBD, SCL** napisano dla sterownika Siemens S7-1200 i środowiska TIA PORTAL BASIC V16. Przy czym wiele rozwiązań ma charakter uniwersalny i można je zastosować również do innych sterowników. Przykłady programów w języku STL zostały napisane dla sterownika Siemens S7-1500 i środowiska TIA PORTAL PROFESSIONAL V16.

**Helion** 



helion.pl



**HELION SA**  
ul. Kościuszki 1c  
44-100 Gliwice  
tel.: 32 230 98 63  
helion@helion.pl

**KOD KORZYŚCI**  
Sięgnij po więcej! ▶



ISBN 978-83-289-0816-1



9 788328 908161

Cena: 44,90 zł